

Poročilo o laboratorijskih vajah

Ime in Priimek:

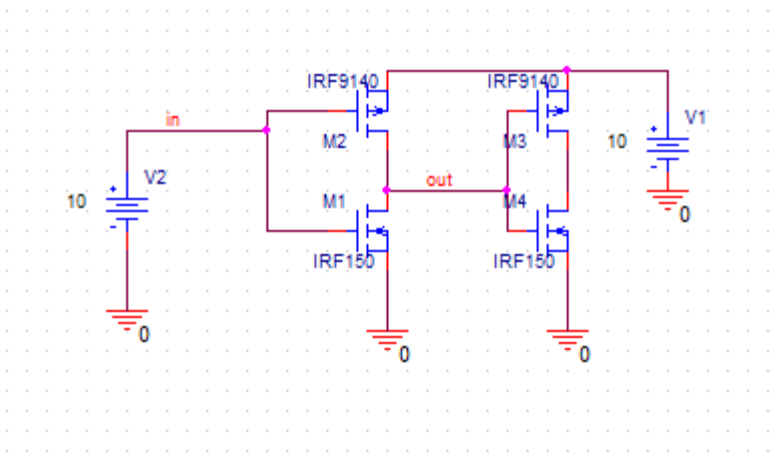
Komunikacijska elektronika

Laboratorijske vaje

Cikel 3: CMOS

Vaja 1: CMOS inverter z bremenom

Shema simulacije:



Parametri simulacije:

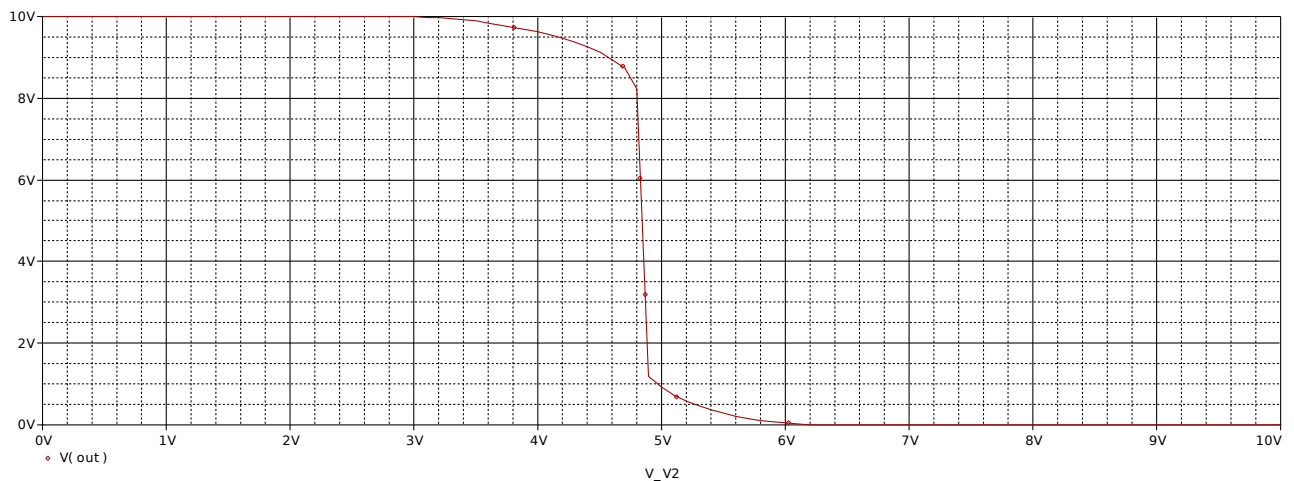
Analysys type: DC Sweep

Voltage source: V2

Sweep type: Linear

- Start value: 0
- End value: 10
- Increment: 0.1

Grafični potek $V_{out}=f(V_{in})$:



Preklopna napetost: 4,85V

Čas vzpona izhodnega signala: 40ns

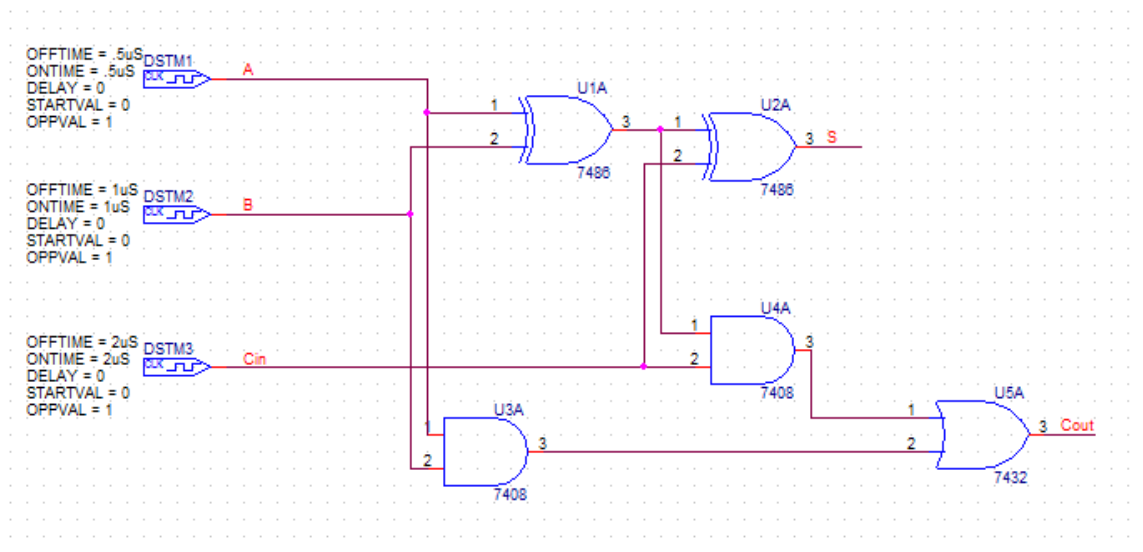
Čas padanja izhodnega signala: 14,5ns

Zakasnitve izhodnega signala V_{out} :

- t_{phl} : 54,102ns
- t_{plh} : 22ns

Vaja 2: Full Adder

Shema simulacije:



Parametri simulacije:

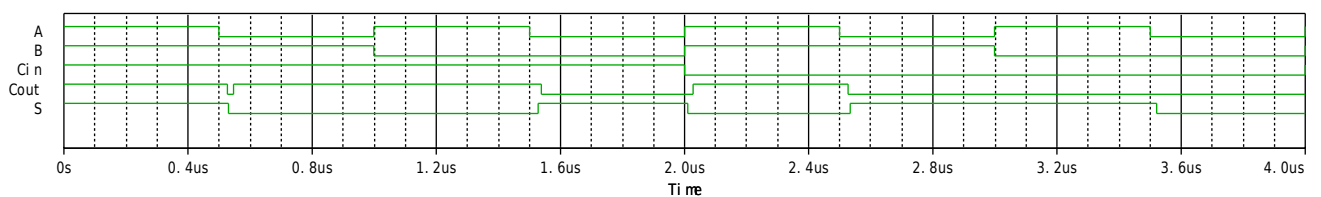
Analys type: Time Domain (Transient)

Run to time: 4us

Transient options:

- Maximum step size: 0s

Grafični poteki vhodnih in izhodnih signalov:



Pravilnostna tabela:

A	B	Cin	S	Cout
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

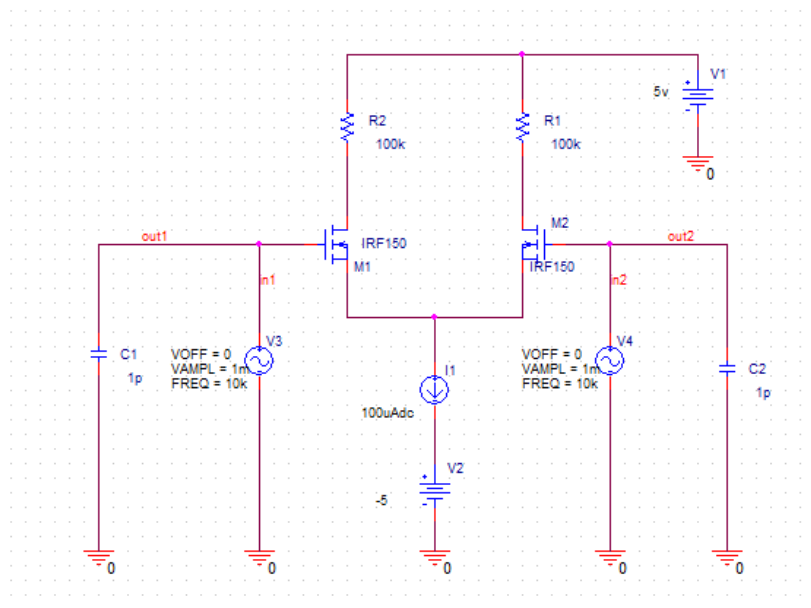
Zakasnitveni čas izhodnih signalov Cout in S:

- tphl: 4,759ns

- tplh: 8,243ns

Vaja 3: CMOS Diferencialna stopnja

Shema simulacije:



Parametri simulacije:

Analysys type: Time Domain (Transient)

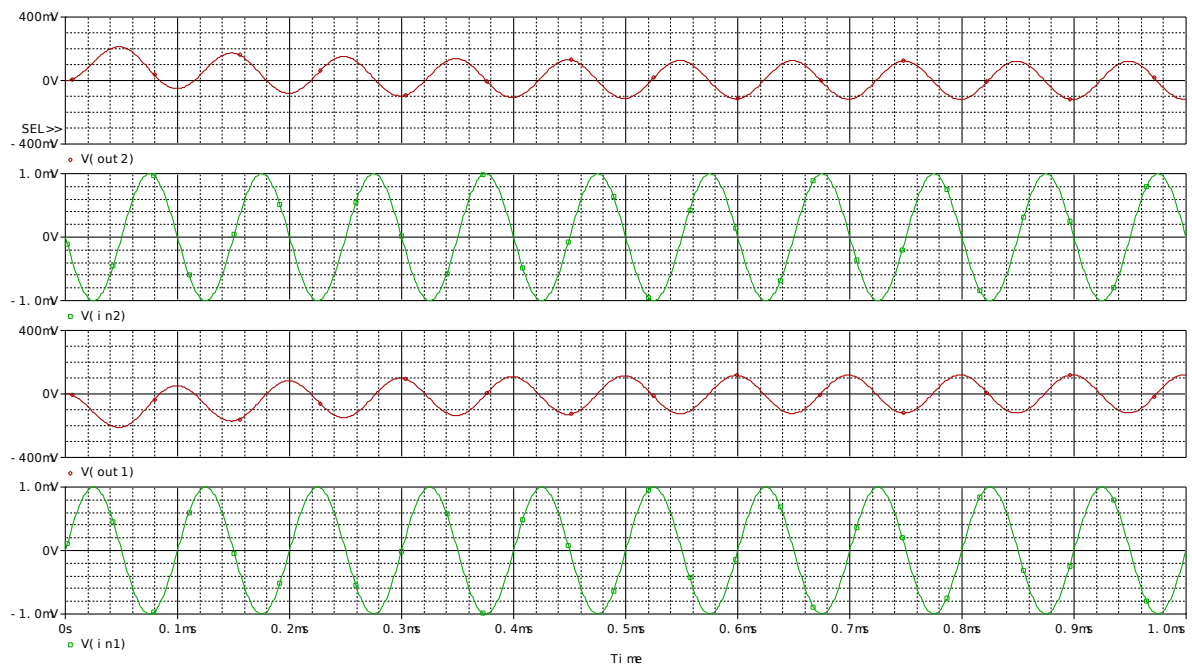
Run to time: 1ms

Transient options:

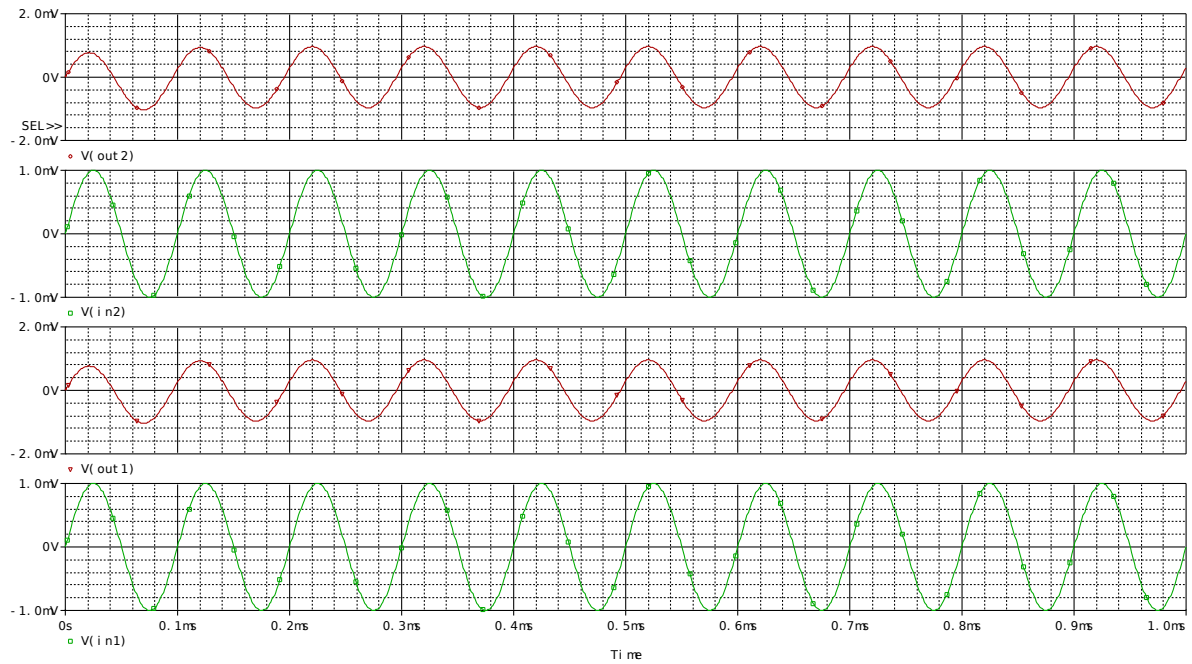
- Maximum step size: 1us

Vhodni in izhodni signal pri DC analizi in protifaznem ter sofaznem vhodu (tranzientna analiza):

Protifazno:



Sofazno:



Izhodne napetosti v odvisnosti od frekvence (AC) analiza:

(DC vire smo zamenjali z AC viri)

