

1.) Naslavljanje registrov / sklada (načini, vrste).

- Registrsko posredno naslavljanje:

Registrsko posredno naslavljanje v principu deluje na uporabi vrednosti v enem registru za naslov spominske lokacije, ki je potem uporabljena za nalaganje drugega registra s te lokacije ali shranjevanje drugega registra na to lokacijo.

LDR r0, [r1] ; STR r0, [r1]

- Naslavljanje z osnovo in odmikom:

Če osnovni register ne vsebuje točnega naslova operanda, je lahko uporabljen odmik, ki se prišteva ali odšteva k osnovnemu naslovu.

LDR r0, [r1, #4]

- Naslavljanje sklada

- Polni naraščajoči sklad: sklad narašča navzgor skupaj s povečevanjem naslova spominske lokacije; kazalec kaže na najvišji naslov, ki vsebuje veljavni podatek.
- Prazni naraščajoči sklad: sklad narašča navzgor skupaj s povečevanjem naslova spominske lokacije; kazalec kaže na prvo prazno lokacijo nad skladom.
- Polni padajoči sklad: sklad narašča navzdol skupaj z zmanjševanjem naslova spominske lokacije; kazalec kaže na najnižji naslov, ki vsebuje veljavni podatek.
- Prazni padajoči sklad: sklad narašča navzdol skupaj z zmanjševanjem naslova spominske lokacije; kazalec kaže na prvo prazno lokacijo pod skladom.

2.) Ukazi v zbirniku (končnice B, NE, S).

Vsaka instrukcija za delo s podatki lahko po želji programerja določa tudi bite pogojnokodnega registra (N, Z, C in V). Na nivoju zbirnika je ta zahteva nakazana s črko S (Set condition codes), ki je dodana instrukciji.

Kot naslednja možnost obstaja varianta, da je podatek za premeščanje namesto 32 bitov dolg en sam bajt. To je nakazano z dodatno črko B pri instrukciji:

LDRB r0, [r1] ;@ r0 := mem8[r1]

Pogojno izvajanje je doseženo z dodajanjem dveh črk NE (Not Equal) pogoja k trem črkam operacijske kode instrukcije

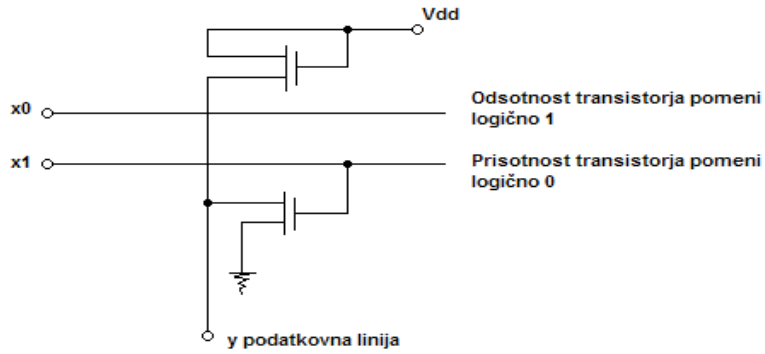
ADDNE r1, r1, r0

3.) Kdo določa parametre pri prenosu?

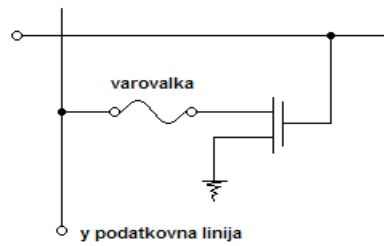
Gospodar določi naslovne in kontrolne signale, suženj pa določi velikost in smer prenosa.

4.) Za ROM, PROM, OTPROM, EPROM in EEPROM narišite vezje za en pomnilni bit.**

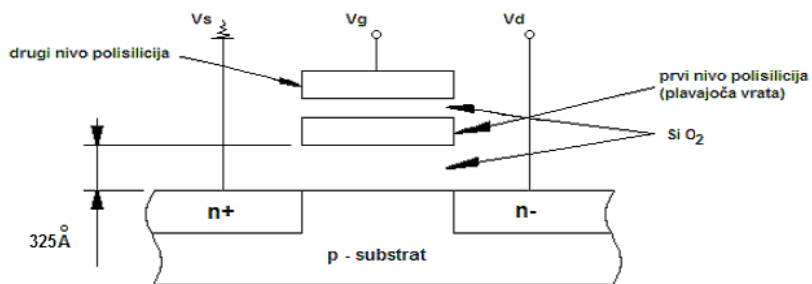
- ROM:



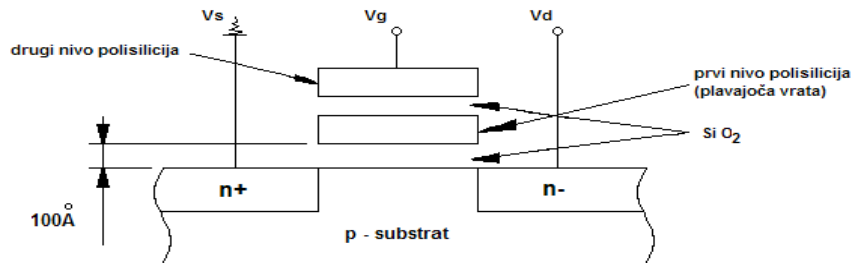
- PROM:



- EPROM & EEPROM:



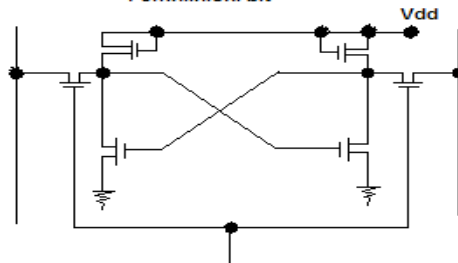
Zgradba EPROM celice



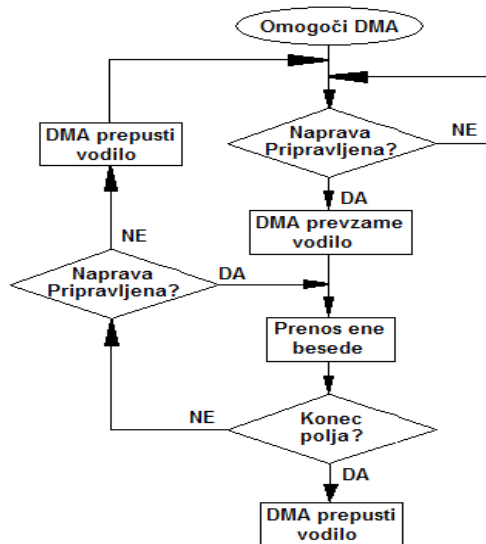
Zgradba EEPROM celice

5.) Narišite vezje za en pomnilni bit za SRAM.

Pomnilniški bit

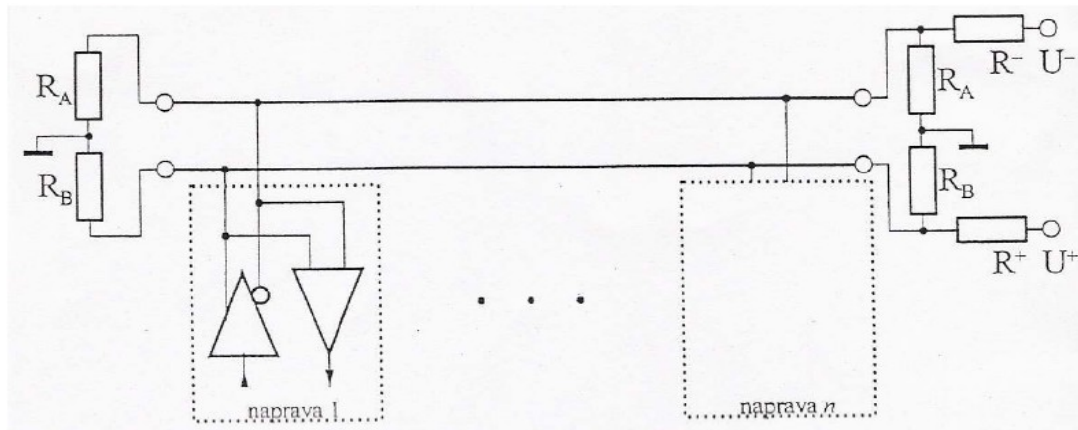


6.) Narišite blokovno shemo za najpogosteje uporabljen DMA način



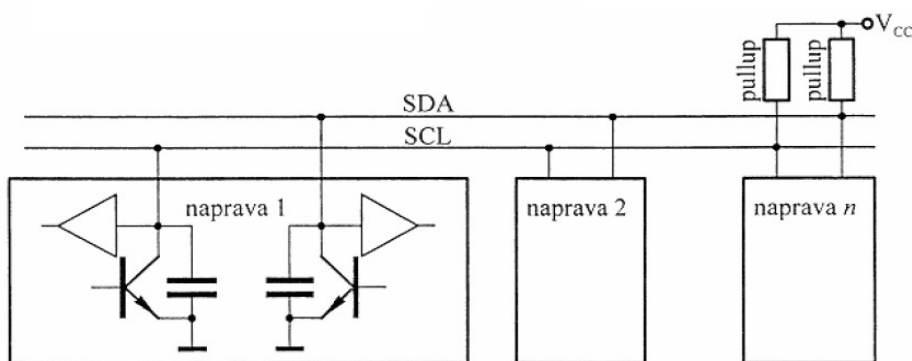
prenosa (eksplozijski).

7.) Skicirajte načelno električno shemo z več vzporedno priključenimi RS422 vmesniki.



Vzporedno priključeni RS422 vmesniki

8.) Narišite vezje oziroma povezovanje I²C naprav na vodilo.



Povezovanje naprav z I²C vodilom

9.) S sliko predstavite pomen posameznih bitov pri RS232C asinhronskem serijskem prenosu.

