



# Preklopna vezja

## 3. Vaja

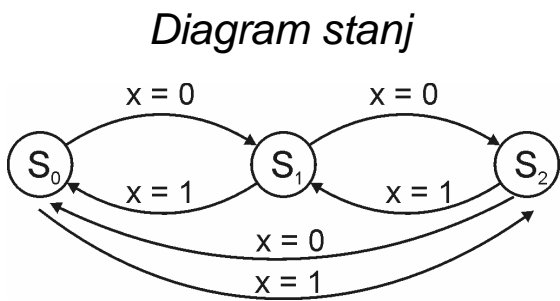
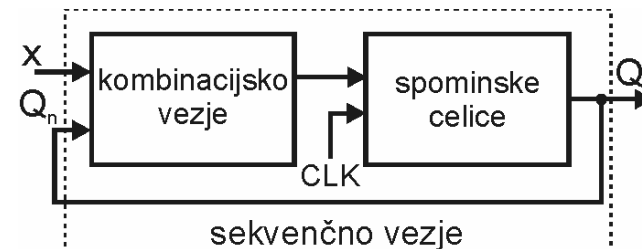
Sekvenčno vezje – sinhronski števec

as. dr. Nataša Pavšelj



## NALOGA

- sinhronski števec: navzgor in navzdol po modulu 3.
- vhodna spremenljivka  $x$  ( $x = 0$ , štetje navzgor;  $x = 1$ , štetje navzdol).
- spominski del vezja: JK celice
- kombinacijski del: minimalno število logičnih vrat



*Tabela prehajanja stanj*

Sedanje stanje	Naslednje stanje	
	$x = 0$	$x = 1$
$S_0$	$S_1$	$S_2$
$S_1$	$S_2$	$S_0$
$S_2$	$S_0$	$S_1$

*Kodirna tabela stanj*

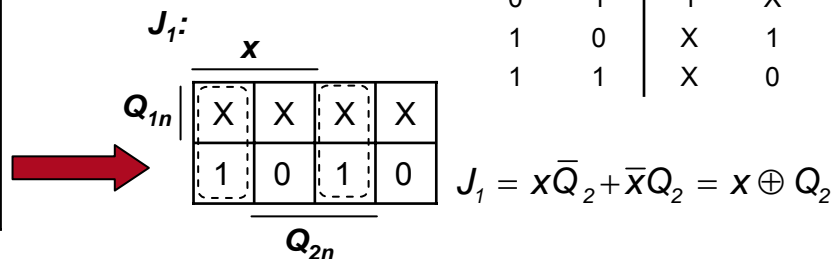
Stanje	$Q_1$	$Q_2$
$S_0$	0	0
$S_1$	0	1
$S_2$	1	0

*Vzbujalna tabela*

$x$	$Q_{1(n)}$	$Q_{2(n)}$	$Q_{1(n+1)}$	$Q_{2(n+1)}$	$J_1$	$K_1$	$J_2$	$K_2$
0	0	0	0	1	0	X	1	X
0	0	1	1	0	1	X	X	1
0	1	0	0	0	X	1	0	X
0	1	1	X	X	X	X	X	X
1	0	0	1	0	1	X	0	X
1	0	1	0	0	0	X	X	1
1	1	0	0	1	X	1	1	X
1	1	1	X	X	X	X	X	X

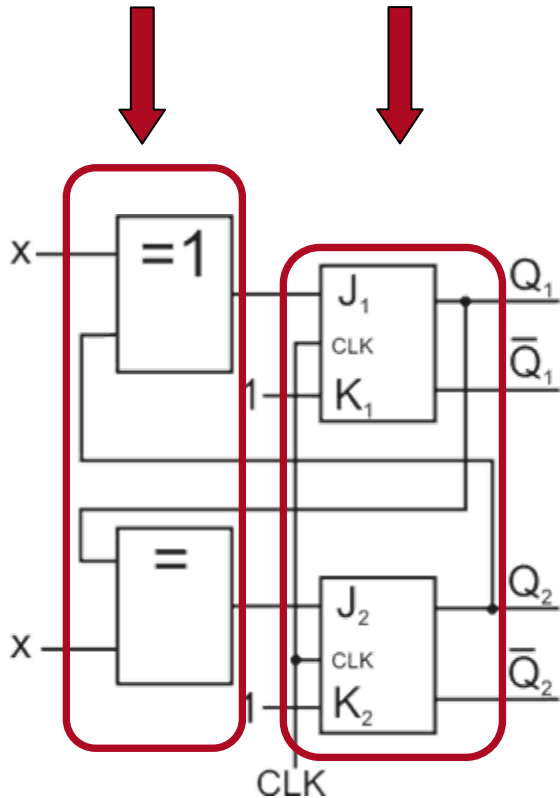
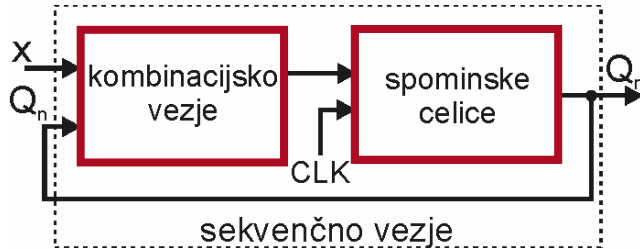
*Vzbujalna tabela JK celice*

$Q_{(n)}$	$Q_{(n+1)}$	$J_{(n)}$	$K_{(n)}$
0	0	0	X
0	1	1	X
1	0	X	1
1	1	X	0



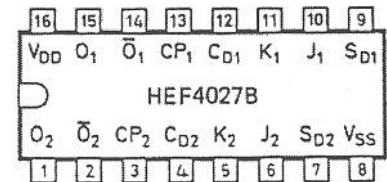
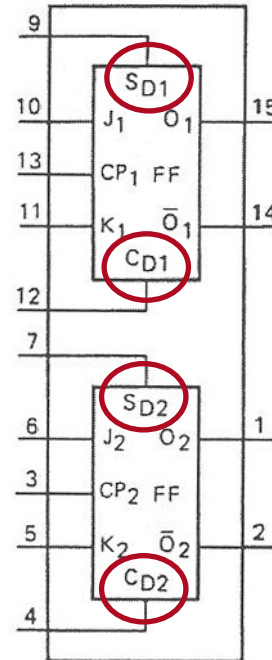


### a) Realizacija z logičnimi vrati:



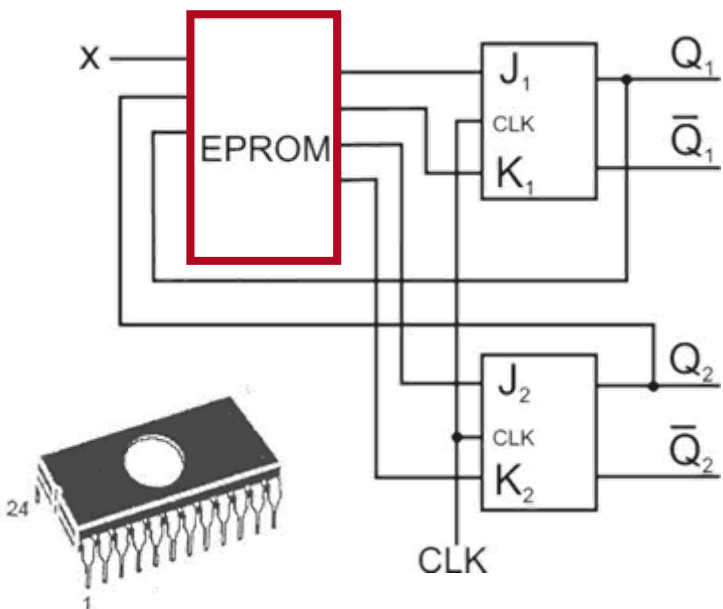
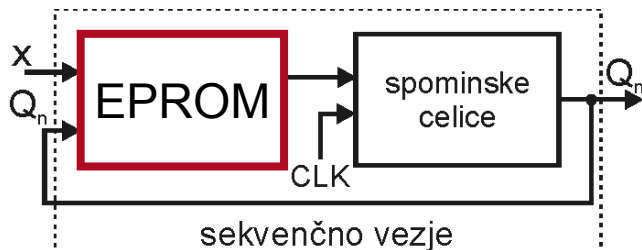
Asinhronski vhodi:

$S_{D1}$ ,  $C_{D1}$ ,  $S_{D2}$ ,  $C_{D2}$

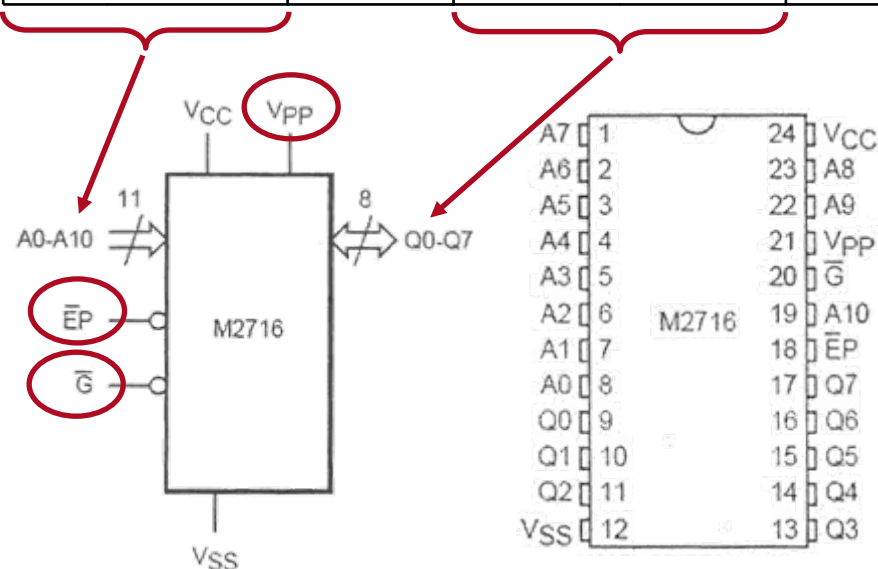




## b) Realizacija z EPROM-om



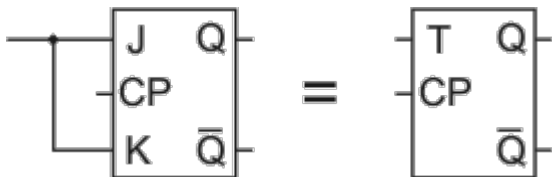
Naslovni vhodi (adrese) EPROM-a					Vsebina EPROM-a				HEX
A2	A1	A0			O3	O2	O1	O0	
x	$Q_{1(n)}$	$Q_{2(n)}$	$Q_{1(n+1)}$	$Q_{2(n+1)}$	$J_1$	$K_1$	$J_2$	$K_2$	
0	0	0	0	1	0	X	1	X	02
0	0	1	1	0	1	X	X	1	09
0	1	0	0	0	X	1	0	X	04
0	1	1	X	X	X	X	X	X	00
1	0	0	1	0	1	X	0	X	08
1	0	1	0	0	0	X	X	1	01
1	1	0	0	1	X	1	1	X	06
1	1	1	X	X	X	X	X	X	00





## Napotki za vezavo:

- ❑ Pravilno napajanje, ozemljitev čipa
- ❑ Čimkrajše povezave
- ❑ CLK (clock) - protobord črna tipka levo/desno zgoraj
- ❑ Smiselna vezava izhodov spominskih celic na indikatorje
- ❑ Pravilna vezava vseh pinov  
(asinhronski vhodi pri pomnilnih celicah,  $V_{PP}$ ,  $\bar{E}P$ ,  $\bar{G}$  pri EPROMU)
- ❑ Vsi adresni vhodi EPROM-a morajo biti določeni
- ❑ Namesto T pomnilnih celic uporabite JK:





## Poročilo

- ❑ Besedilo vaje
- ❑ Diagram prehajanja stanj, tabela prehajanja stanj
- ❑ Vzbujalna tabela (razširjena za EPROM)
- ❑ Veitchevi diagrami in minimalni zapisi funkcij vhodov v spominske celice
- ❑ Shema in vezalni načrt vezja