



Andrej Trost

Načrtovanje digitalnih el. sistemov

1. Sistemi v integriranem vezju

<http://lniv.fe.uni-lj.si/ndes.html>



Cilji

- Spoznati izvedbe sistemov v integriranem vezju
 - Kakšen sistem izbrati?
- Načrtovati sistem z modernimi orodji in jeziki
 - modeliranje, sinteza v VHDL, komponente IP
- Izdelati testne in verifikacijske strukture
- Analiza zmogljivosti in razdelitev sistema
- Izdelati prototip sistema na FPGA vezju
- Optimizacija sistema



Vsebina

- Digitalni sistemi v integriranem vezju
- Gradniki digitalnih sistemov
- Modeliranje in načrtovanje sistemov
 - strojno-opisni jezik VHDL, primeri načrtovanja
- Programirljiva vezja (FPGA)
- Višjenivojsko modeliranje sistemov
- Optimizacija



Integrirana vezja in sistemi

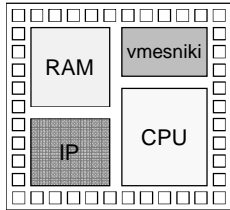
Nekoč:

- Izdelava osnovnih gradnikov el. vezij
 - ojačevalniki, logična vrata, pomnilni elementi

Danes:

- Izdelava celotnega **sistema** v integriranem vezju (System-on-a-Chip, Network-on-Chip)

Sistem v integriranem vezju



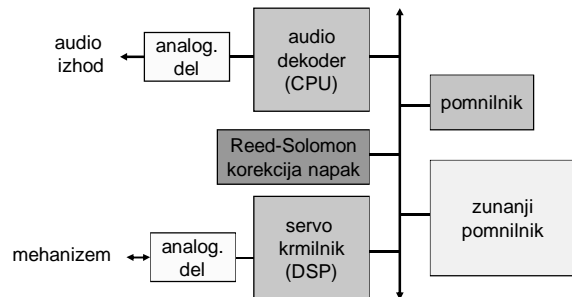
Sistem vsebuje:

- pomnilnike (RAM, Flash)
- procesorje (CPU)
- komunikacijske vmesnike
- namenska vezja (IP)

Sistem v integriranem vezju (SoC)

- Def: integrirano vezje, ki izvaja vse ali večino funkcij celotnega elektronskega sistema
- Za sisteme je značilna kompleksnost vezja
 - komponente so lahko zelo velika vezja (npr. RAM), vendar imajo enostavno strukturo
- Sistem lahko vsebuje analogne komp., vendar je večina sistema digitalno vezje
 - najbolj kompleksne funkcije lahko naredimo le z digitalnim vezjem

Primer sistema: CD/mp3



Integrirana vezja VLSI

- Tehnologija izdelave sledi Moorovemu zakonu

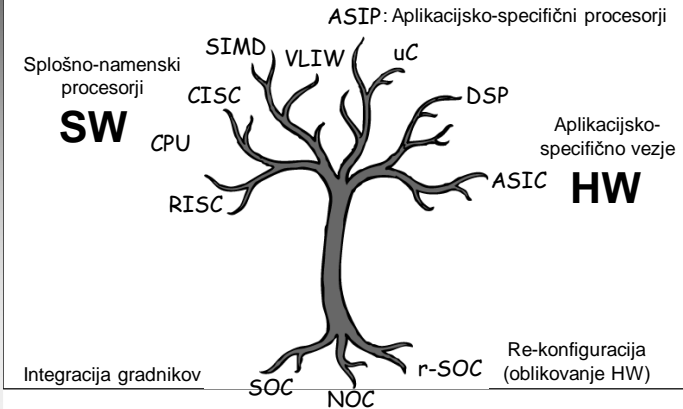
Microprocessor	Year of Introduction	Transistors
4004	1971	2,300
8008	1972	2,500
8080	1974	4,500
8086	1978	29,000
Intel286	1982	134,000
Intel386™ processor	1985	275,000
Intel486™ processor	1989	1,200,000
Intel® Pentium® processor	1993	3,100,000
Intel® Pentium® II processor	1997	7,500,000
Intel® Pentium® III processor	1999	9,500,000
Intel® Pentium® 4 processor	2000	42,000,000
Intel® Itanium® processor	2001	25,000,000
Intel® Itanium® 2 processor	2003	220,000,000
Intel® Itanium® 2 processor (9MB cache)	2004	592,000,000

Zahteve za sistem v int. vezju

- Sprotno izvajanje operacij (*real-time*)
 - vgradni sistemi so **reaktivni** sistemi
 - os. računalnik je **interaktivni** sistem
- Učinkovita izraba površine
- Učinkovita poraba energije
 - npr. Pentium procesor ni primeren
- Imajo ustrezne vhodno/izhodne povezave
 - npr. FPGA vezja >20 V/I standardov

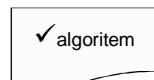
Sistemi so heterogeni in ne obstaja univerzalna rešitev!

Klasifikacija sistemov v int. vezju



Opis digitalnega sistema

- Opis funkcionalnosti
 - algoritmi, ki jih sistem izvaja
- Opis zgradbe
 - digitalno elektronsko vezje
- Specifikacije
 - omejitve pri načrtovanju sistema
 - končni parametri sistema (hitrost delovanja, površina vezja, poraba energije)



Izvedba funkcionalnosti sistemov

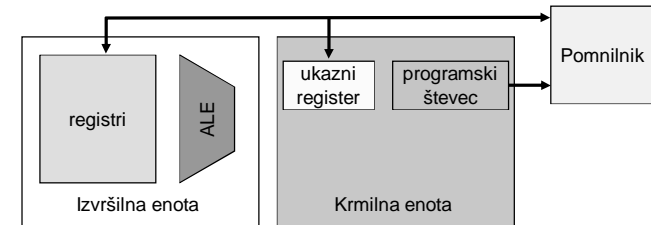
- Programska izvedba
 - mikroprocesor
- Delno programska in delno strojna izvedba
 - Application Specific Instruction Set Processor (ASIP)
 - procesor + koprocesorji, DSP, VLIW procesor
- Strojna izvedba
 - Application Specific Integrated Circuit (ASIC)

Mikroprocesorji

- Splošno-namenski mikroprocesorji
 - računalniki
 - pomembna zmogljivost in združljivost
 - kompleksen nabor ukazov (CISC)
- Vgradni (vgrajeni, *embedded*) procesorji
 - vgrajeni v elektronske naprave
 - Pomembna učinkovitost in delovanje v realnem času
 - reduciran nabor ukazov (RISC)

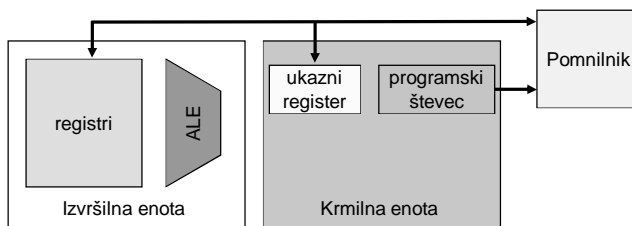
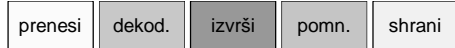
Delovanje mikroprocesorja

- delovanje določa nabor ukazov (ISA)
 - ukazi so prilagojeni programskemu jeziku (C/C++)
 - v osnovi sledijo von Neumannovemu modelu



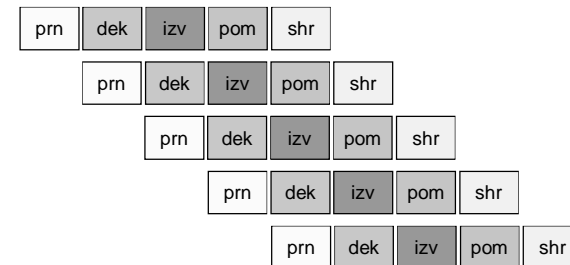
Izvrševanje ukazov

zaporedje izvrševanja ukaza:



Povečanje učinkovitosti s cevljenjem

- 5-stopenjski cevovod RISC procesorja (npr. ARM9)
 - paralelno izvrševanje več ukazov v različnih stopnjah
 - včasih je potrebno zaporedje prekiniti (pipeline hazard)



Zadrževanje cevovoda (stall)

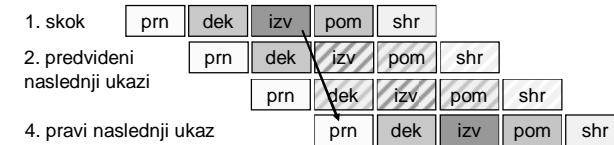
- Podatkovna odvisnost ukazov (podatkovni hazard)



- Če je mogoče, zamenjamo vrstni red ukazov
 - statično menjavo naredi prevajalnik
 - dinamično menjavo naredi posebna enota v CPU

Napovedovanje vejitev

- Skočni ukazi lahko prekinejo zaporedje izvajanja ukazov (kontrolni hazard)



- Statična napoved vejitev v času prevajanja
- Enota za dinamično napoved vejitev (branch prediction)

Predpomnilniki

- Počasen dostop do zunanega pomnilnika
 - procesorji so danes veliko hitrejši kot glavni pomnilnik
 - uporabimo predpomnilnike za ukaze in podatke
 - predpomnilniki zasedejo veliko površino vezja in so izredno dragi
 - zmogljivi procesorji imajo več nivojev (L1, L2) predpomnilnikov

Dostopni čas	L1 predpomnilnik	L2 predpomnilnik	glavni pomnilnik
3 GHz CPE	1-3 cikle	5-20 ciklov	200-300 ciklov
500 MHz vgradni CPE	1 cikel	-	50 ciklov

Povečanje zmogljivosti procesorjev

- Povečanje nivojev cevovoda
 - višja frekvenca ure
- Vzporedno izvajanje več ukazov
 - superskalarna izvedba
 - potrebujemo več ALE
 - procesorji VLIW (Very Large Instruction Word)
- Strojna večnitnost (multithreading)
 - hkratno izvajanje neodvisnih programov na istem cevovodu

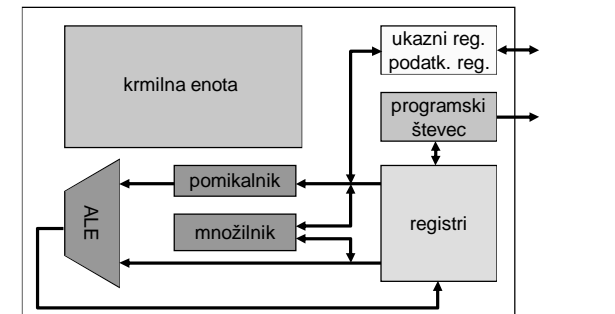
Vgradni mikroprocesorji

- Sestavni deli večine digitalnih sistemov
- Pomembna je odzivnost v realnem času
- Imajo bolj preprosto in predvidljivo zgradbo
 - manjša zmogljivost kot pri splošno-namenskih
- Mehanizmi za povečanje zmogljivosti prispevajo časovno nedoločenost izvrševanja
 - velik cevovod, napovedovanje skokov in veliko predpomnilnika so lahko slabe lastnosti

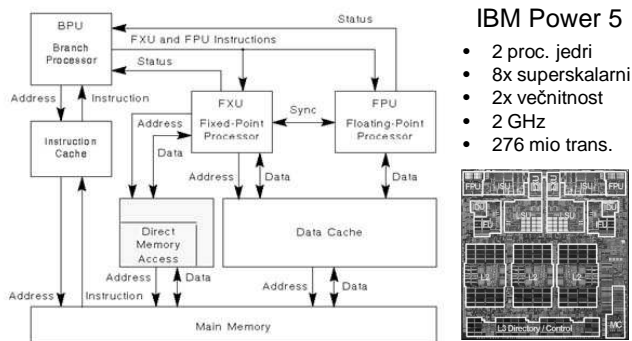
Primer: enostaven 32-bitni procesor

- ARM7

prenesi	dekod.	izvrši
		Beri Pomakni ALE Shrani

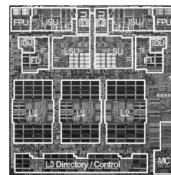


Primer: zmogljiv vgradni procesor



IBM Power 5

- 2 proc. jedri
- 8x superskalarni
- 2x večnitnost
- 2 GHz
- 276 mio trans.



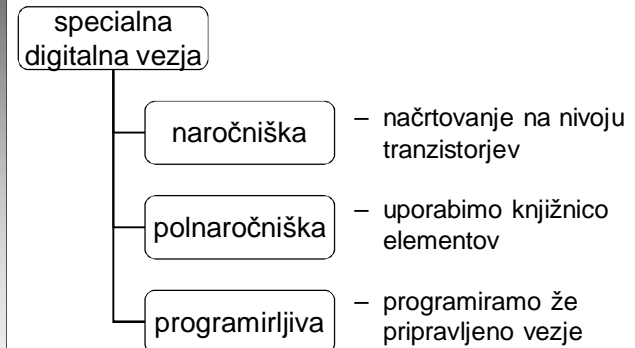
Aplikacijsko specifični procesorji

- Procesor ima dodatne ukaze in strojne enote prilagojene določenim aplikacijam
 - krmiljenje, obdelava zvoka in slike, mrežni procesorji
- Mikrokrmilniki (uC)
 - periferne enote, ukazi za delo z biti
- Digitalni signalni procesorji (DSP)
 - MAC enote, vektorski ukazi
- Namenski procesorji (ASIP)

Aplikacijsko specifično vezje

- Digitalno vezje, ki je prirejeno za določeno aplikacijo
 - najbolj optimalna izvedba
 - najbolj zahtevna izdelava
- Vezje narejeno iz namenskih in splošnih gradnikov
 - sprejeti potrebno veliko arhitekturnih odločitev
 - npr. izbira med RISC, SIMD ali namenskim gradnikom
 - veliko podpore računalniških (CAD) orodij pri sestavljanju in verifikaciji

Tehnologija digitalnih vezij



Programirljiva vezja

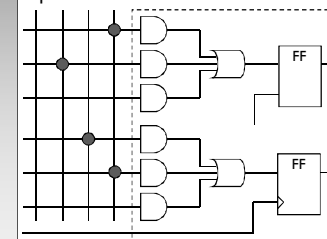
- PLD vezja (Programmable Logic Device)
 - vsebujejo IN-ALI matriko, ter flip-flope na izhodih
 - nekaj 100 logičnih vrat, EPROM pomnilnik
- CPLD (Complex PLD)
 - vsebujejo več PLD struktur in povezovalno polje
 - nekaj 1000 logičnih vrat, FLASH pomnilnik
- FPGA (Field Programmable Gate Array)
 - vsebujejo matriko logičnih celic
 - do več milijonov logičnih vrat!
 - RAM pomnilnik

Programirljiva vezja: CPLD, FPGA

Complex Programmable Logic Device

- Makro-celice s FF in povezovalno polje
- 1.000-20.000 log. vrat, 50-500 FF
- FLASH tehnologija, 1.8V

polje povezav



Field Programmable Gate Array

- Matrika log. celic in povezovalno polje
- 10.000-10.000.000 vrat, 100k RAM
- CMOS tehnologija, 1.2V

