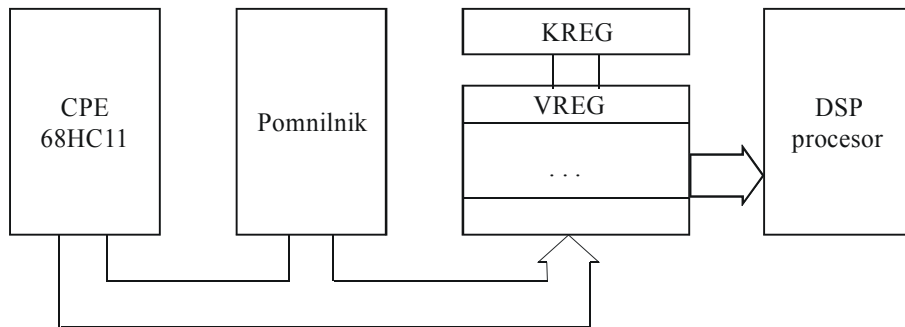


- 1.) Mikroprocesor 68HC11 je preko vmesnika velikosti 10 bajtov povezan z DSP procesorjem. Stanje vmesnika kaže bit-7 kontrolnega registra vmesnika (bit-7=1 – vmesnik je poln; bit-7=0 – vmesnik je prazen). 68HC11 ta bit postavi na 1, ko vmesnik napolni, DSP procesor pa na 0, ko prebere celotno vsebino vmesnika.

V zbirnem jeziku napišite program za 68HC11, ki iz pomnilnika prenese v vmesnik 8 krat po 10 bajtov. Pri pisanju v vmesnik upoštevajte stanje vmesnika, kot ga kaže njegov kontrolni register. Vzemite da:

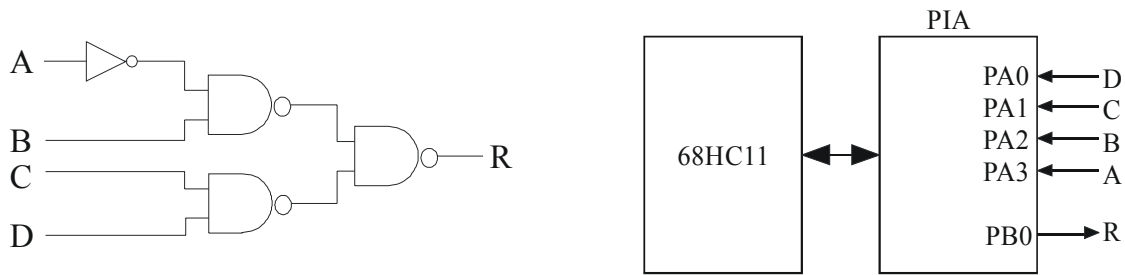
- so podatki v pomnilniku shranjeni od naslova F000(Hex) dalje;
- je simbolični naslov kontrolnega registra vmesnika KREG;
- je simbolični naslov prvega bajta vmesnika VREG in da vmesnik ta naslov avtomatsko poveča za 1 o vsakem pisanju v vmesnik, po 10 pisanjih pa ga avtomatsko postavi na začetno vrednost.



- 2.) V zbirnem jezika za 68HC11 (6802) napišite program, ki pregleda 8-bitne operande v 200(Dec) zaporednih pomnilniških besedah v RAM-u od naslova 2000(Hex) dalje in naredi naslednje:

- a) na naslov 4000(Hex) shrani število pozitivnih operandov
- b) na naslov 4002(Hex) shrani število negativnih operandov
- c) na naslov 4004(Hex) shrani število operandov, ki v ASCII abecedi predstavljajo cifre od 0 do 9 (30 do 39(Hex))

- 3.) V zbirnem jeziku za 68HC11 (6802) napišite podprogram za simulacijo delovanja logičnega vezja na sliki. Uporabljen je element PIA, kot je razvidno s slike.



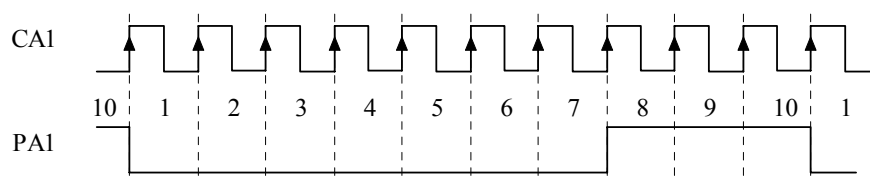
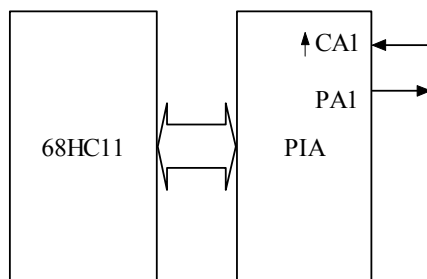
```
PIA      EQU ...
DRA     EQU PIA+1
...
```

- 4.) V zbirnem jeziku za M68HC11 napišite prekinitveni servisni program, ki na izhode PB0 - PB7 vezja PIA-6821 izpiše število obratov motorja (v binarni obliki).

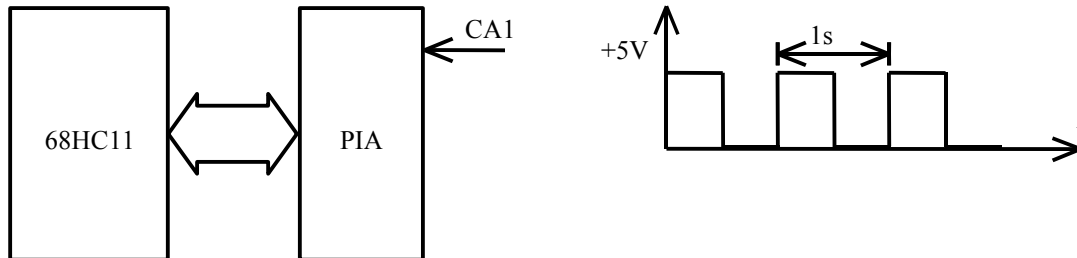
Na vhod CA1 vezja PIA-6821 pride pozitivna fronta ob vsakem obratu motorja, na vhod CB1 pa pozitivna fronta vsako sekundo. PIA je inicializirana tako, da pozitivna fronta na vhodu CA1 oz. CB1 sproži prekinitveno zahtevo na izhodu IRQA oz. IRQB.

Navodilo: Predpostavite, da število obratov/sek. ne presega 255 in da zato za štetje zadošča 8 bitna pomnilniška lokacija.

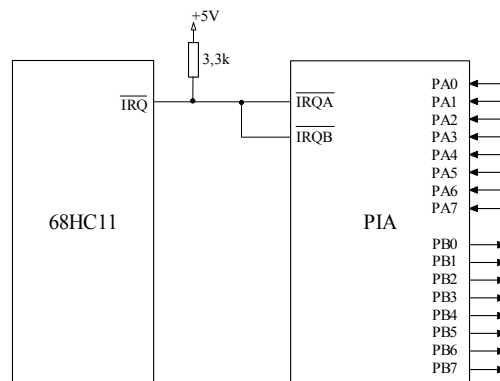
- 5.) Na mikroprocesor 68HC11 imamo priključen element PIA 6821. Registri PIA so na naslovih od \$1800 dalje. Na vhodu CA1 imamo pravokotni signal, kot to prikazuje slika. Na izhodu PA1 želimo dobiti signal 10x nižje frekvence, ki ima razmerje med časom nizkega in visokega nivoja (duty cycle) enako 7:3 (glej sliko). Napišite program, brez uporabe prekinitiev, ki inicializira PIA in v neskončni zanki generira signal na izhodu PA1.



- 6.) Mikrokrmilnik HC11 (ali 6802) sprejema preko elementa PIA prekinitvene zahteve na vhodu CA1. Signal na vhodu CA1 ima frekvenco 1 Hz. Napišite prekinitveni servisni program za uro realnega časa, ki skrbi za pravilno vrednost spremenljivk SEK, MIN in URA (00:00:00 - 23:59:59). Inicializacija elementa PIA ni potrebna!



- 7.) Napišite prekinitveno servisni podprogram za 68HC11, ki ob prekinitvi, ki ga sproži vezje PIA – 6821, ugotovi katera vrata so sprožila prekinitvev (signal CA1 oziroma CB1) ter prebere in/ali zapiše en bajt podatkov iz/na ustrezna vrata. Podatek vedno bere iz vrat A in ga zapiše v pomnilnik. Naslov kamor mora podprogram zapisati prebran podatek je podan v spremenljivki NASLOV_BERI, ki se mora po vsakem zapisu podatka tudi ustrezno povečati. Podatek, ki ga mora prekinitveno servisni program zapisati se nahaja v pomnilniku na naslovu, ki ga hrani spremenljivka NASLOV_PISI. Prekinitveno servisni podprogram podatek v dolžini en bajt vedno zapiše na vrata B, po vsakem zapisu pa mora vrednost spremenljivke NASLOV_PISI ustrezno povečati. Vezje PIA je že ustrezno inicializirano.



- 8.) Napišite prekinitveno servisni podprogram z imenom IRQ_AD za mikrokrmilnik 68HC11, ki naj obdelava zahteve 8-bitnega A/D pretvornika. Do A_D pretvornika dostopamo na pomnilniškem naslovu A_D. Pri branju iz tega naslova preberemo rezultat zadnje pretvorbe, pri pisanju na ta naslov pa sprožimo novo pretvorbo, pri čemer zunanja logika ob koncu A/D pretvorbe sproži novo prekinitvev. Prekinitveno servisni podprogram naj ob vsaki prekinitvi prebere rezultat zadnje pretvorbe A/D pretvornika in jo zapiše v pomnilnik na naslov, ki je shranjen v spremenljivki NASLOV. Po vsakem zapisu meritve

naj vrednost spremenljivke NASLOV ustrezno poveča. Podprogram naj ob vsaki prekinitvi tudi poveča vrednost spremenljivke STEVEC. Če je vrednost spremenljivke STEVEC po povečanju manjša od 100 naj sproži novo pretvorbo, sicer pa ne.

```
A_D          EQU    ...  
...  
NASLOV RMB  2  
STEVEC FCB  0  
...  
IRQ_AD      ...
```

9.) Napišite podprogram RAM_DETECT za 68HC11, ki ugotovi naslednje:

- na katerem naslovu od \$1040 naprej se prične RAM pomnilnik,
- kako velik je ta pomnilnik.

Navodilo: Pri branju iz naslova, kjer ni RAM pomnilnika, mikrokrmilnik 68HC11 prebere vrednost \$FF. Podprogram naj v registru IX vrne začetni naslov najdenega RAM pomnilnika, v registru D pa velikost tega pomnilnika v bajtih. Privzemite, da je RAM pomnilnik zmeraj prisoten.

10.) V zbirnem jeziku za 68HC11 napišite podprogram za preverjanje ali je določen znakovni niz palindrom. Palindrom je beseda, ki se od desne proti levi bere enako kot od leve proti desni npr. cepec. Ob vstopu v podprogram register IX laže na začetek niza, ki se končuje z 0 (null terminated string). Ob vrnitvi z podprograma naj bo v akumulatorju A vrednost 0, če je niz palindrom. V primeru, da niz ni palindrom, naj bo v akumulatorju A poljubno od 0 različno število.

Navodilo: uporabite dva indeksna registra; na začetku eden kaže na začetek in drugi na konec niza (konec niza morate poiskati). V zanki primerjajte črke, na katere kažeta indeksna registra in povečujte oziroma zmanjšujte ustrezni indeksni register.

- 11.) Proizvajalec načrtuje nov trdi disk s kapaciteto vsaj 30 GB ($1\text{GB} = 10^9 \text{ B}$). Tehnologija, ki jo ima na voljo dovoljuje 1024-bajtna sektorja, 2048 sektorjev/sled in 4096 sledi/površino. Koliko plošč bo moral imeti trdi disk? Predpostavite, da je število sektorjev na sled konstantno.
- 12.) V računalniškem sistemu z 32-bitnim vodilom, ki deluje s frekvenco 33 MHz, lahko prenašamo podatke v/iz V/I naprav s pomočjo DMA prenosa ali pa programsko. Vsak prenos podatka v/iz V/I naprave preko vodila se lahko izvrši v eni urini periodi vodila in procesor, ki deluje s frekvenco 1 GHz je dovolj hiter, da lahko programsko prenese podatek po vodilu v eni urini periodi vodila. Na vodilo je priključen disk, ki lahko dostavi podatke s hitrostjo 40MB/s. Z diska želimo prenesti 1,048576MB ($1\text{M} = 10^6$) podatkov v blokih po 4,096KB ($1\text{K} = 10^3$). Izračunajte kolikšen % časa je procesor zaseden s prenosom če:
- uporabimo programski prenos podatkov in se vsak blok lahko prenese z maksimalno hitrostjo vodila. Med prenosom bloka podatkov procesor ne more početi nič drugega, čas med posameznimi blokovi pa lahko porabi za izvajanje drugih programov.
 - uporabimo DMA prenos podatkov, pri tem pa procesor za začetek DMA prenosa in za obdelavo prekinitve ob koncu DMA prenosa za vsak blok porabi 4000 urinih ciklov.
- 13.) V računalniku sta na 32 bitno PCI vodilo, ki deluje s frekvenco 33 MHz, priključena video kartica in trdi disk. Podatki s trdega diska se lahko prenašajo maksimalno s hitrostjo 40 MB/s, video kartica pa zaradi programske opreme, ki teče na računalniku, zahteva 128 MB/s pasovne širine vodila. Ali se lahko podatki iz/v video kartice in diska hkrati prenašajo z maksimalno hitrostjo? Če da, koliko pasovne širine je še na razpolago za dodatne V/I naprave? Če ne, kolikšna bi morala biti pasovna širina PCI vodila, da bi bilo to možno? ($1\text{MB} = 10^6\text{B}$)
- 14.) Procesor ima 8 prekinitvenih vhodov (od 0 do 7). Zahteve na vhodu z nižjo številko imajo višjo prioriteto od tistih z višjo številko. Od nekega trenutka naprej, ko procesor še nima nobene zahteve za prekinitve, se pojavijo prekinitvene zahteve na vseh 8 vseh vhodih z naslednjimi številkami in v naslednjem zaporedju: 4, 7, 1, 3, 0, 5, 6, 4, 2, 1. Predpostavimo, da med servisiranjem posamezne prekinitve vedno prispejo naslednji dve prekinitveni zahtevi iz zgornjega seznama. Po kakšnem vrstnem redu se bodo prekinitve obdelale, če prekinitvena zahteva z višjo prioriteto ne more prekiniti izvajanja servisnega podprograma prekinitve z nižjo prioriteto?
- 15.) Kako pogosto (na koliko ms) mora procesor povpraševati (poll) V/I napravo, če želimo, da bo povprečen čas med izdano V/I zahtevo naprave in trenutkom, ko to procesor zazna, največ 5ms? Za vsako povpraševanje procesor, ki deluje s frekvenco 500MHz, potrebuje 10000 ciklov. Predpostavimo, da so V/I zahteve enakomerno porazdeljene. Kolikšen odstotek časa procesor porabi za povpraševanje V/I naprav?

Rešitve:

11.)

Izračunamo maksimalno kapaciteto na površino, ki je

$$\text{št_sledi_na_površino} * \text{št_sektorjev_na_sled} * \text{bajtov_na_sektor} = 4096 * 2048 * 1024 = 8589934592 \text{ bajtov}$$

potrebno število površin je

$$30 * 10^9 \text{ bajtov} / 8589934592 \text{ bajtov} \approx 3.49 \text{ ali zaokroženo navzgor } 4.$$

Na vsako ploščo imamo 2 površini, torej bo nov disk moral imeti 2 plošči.

12.)

Pasovna širina vodila je

$$33\text{MHz} * 4\text{B} = 132\text{MB/s}.$$

Hitrost prenosa z diska je omejena na 40MB/s in je manjša od pasovne širine vodila. Prenos 1,048576MB traja zato

$$\frac{1.048576\text{MB}}{40\text{MB/s}} = 0.0262144\text{s}.$$

Podatki se prenašajo po blokih (krmilnik za disk pripravi blok podatkov v predpomnilniku) z maksimalno hitrostjo vodila, vmes pa je vodilo prosto.

- a) Če podatke prenašamo programsko je procesor zaseden pri prenosu bloka, pri medbločnih čakanjih pa lahko počne kaj drugega. Prenos bloka traja

$$\frac{4.096\text{KB}}{132\text{MB/s}} = 31\mu\text{s}$$

in prenesti moramo

$$1.048576\text{MB}/4.096\text{KB} = 256 \text{ blokov}.$$

Procesor je torej zaseden s prenosom podatkov

$$\frac{256 * 31\mu\text{s}}{0.0262144\text{s}} \approx 0.3 \text{ ali } 30\% \text{ časa}.$$

- b) Če podatke prenašamo s pomočjo DMA, potem je procesor zaseden le za

$$256 * 4000 = 1024000$$

urinih ciklov za zagon DMA in za servisiranje prekinitve ob koncu DMA prenosa, kar skupaj znese

$$1024000 * 1\text{ns} = 1.024 \text{ ms}.$$

V tem primeru je procesor zaseden s prenosom podatkov

$$\frac{1.024\text{ms}}{0.0262144\text{s}} \approx 0.039 \text{ ali } 3.9\% \text{ časa}.$$

13.)

Pasovna širina PCI vodila je $4B * 33 * 10^6/s = 132 \text{ MB/s}$.

Zahtevana pasovna širina za maksimalno hitrost video kartice in diska je

$$128 \text{ MB/s} + 40 \text{ MB/s} = 168 \text{ MB/s}$$

in je večja od tiste, ki je na razpolago.

Pasovna širina PCI vodila bi morala torej biti 168MB/s ali za 36MB/s večja od obstoječe.

14.)

Prekinitve se bodo obdelale po naslednjem zaporedju : 4,1,0,3,2,1,4,5,6,7.

15.)

Pri enakomerni porazdelitvi V/I zahtev je povprečen čas čakanja zahteve na odgovor procesorja enak polovici časa med povpraševanji, torej mora procesor povpraševati V/I napravo vsaj na vsakih 10ms. Pri tem porabi 1/500 ali 0.2% časa.