

ORGANIZACIJA RAČUNALNIŠKIH SISTEMOV IN ARHITEKTURA RAČUNALNIŠKIH SISTEMOV II

Pisni izpit 28.06.2012

1. Za mikrokontroler ARM (AT91SAM9260) napišite:

- a) Prekinitveno servisni program (PSP) za oddajanje paketov osmih 8-bitnih podatkov s pomočjo USART vmesnika. Ob vsaki prekinitvi oddamo po en 8-bitni podatek in sicer tako, da ga zapišemo v register USART_THR. V PSP je najprej potrebno preveriti, ali je do prekinitve prišlo, ker je oddajanje prejšnjega znaka zaključeno (TXRDY=1). Če je to vir prekinitve, potem oddamo naslednji znak, če pa imamo drugi vir prekinitve (ostali biti USART_CSR registra na sliki spodaj), potem ne naredimo ničesar in le normalno zaključimo PSP. Če smo že prenesli vseh 8 bajtov, tudi ne naredimo ničesar in le normalno zaključimo PSP. Pri oddajanju podatke jemljemo z ustreznega mesta iz izravnalnika BUFFER. Pri dostopu do podatkov v izravnalniku potrebujemo dodatno spremenljivko INDEX, v kateri je zaporedna številka podatka, ki je bil nazadnje oddan.
- b) Napišite kratek podprogram, ki nastavi sistem pošiljanja podatkov s prekinitvami iz točke a. Podprogram mora izvesti naslednja opravila: poslati prvi podatek paketa in pred pošiljanjem preveriti ali je oddajnik prost (TYRDY=1) ter ustrezno nastaviti spremenljivko INDEX. Podprogram mora tudi ohraniti vrednosti vseh registrov, ki jih uporablja.

```
.equ USART_BASE, 0xFFFFB000    /* USART0 Base Address */
.equ USART_CSR, 0x14           /* Channel Status Register */
.equ USART_THR, 0x1C           /* Transmitter Holding Register */

.equ AIC_BASE, 0xFFFFF000     /* AIC Base Address */
.equ AIC_EOICR, 0x130         /* End of Interrupt Command Register */

BUFFER:      .space      8
INDEX:      .byte      0
```



• TXRDY: Transmitter Ready

0: A character is in the US_THR waiting to be transferred to the Transmit Shift Register, or an STTBRK command has been requested, or the transmitter is disabled. As soon as the transmitter is enabled, TXRDY becomes 1.
 1: There is no character in the US_THR.

Prikaz spodnjih 8 bitov registra USART_CSR.

2. (ORS) Računalnik ima navidezni pomnilnik z naslednjimi lastnostmi: dolžina navideznega in fizičnega naslova je 32 bitov, velikost strani je 4 KB, pomnilniška beseda je dolga 1 bajt, preslikovanje naslovov je enonivojsko. Na računalniku poženemo program, ki se nahaja na navidezni naslovih 0x0000E00 - 0x00001100 in dostopa do podatkov na navidezni naslovih (en dostop na podatek): 0x3C00, 0x3C04, 0x3C08, 0x2000, 0x2004, 0x2008, 0x4000, 0x4004, 0x3000, 0x3004. Pri nalaganju strani v glavni pomnilnik bodo stranem po vrsti dodeljeni okvirji od okvirja 256 dalje (ob prvi napaki strani se bo dodelil okvir 256, ob naslednji okvir 257, nato 258, itd.). Stanje tabele strani pred izvajanjem programa je prikazano na sliki.

- a) katerim fizičnim naslovom ustrezajo navidezni naslovi, na katerih se nahaja program?
 b) Dopolnite tabelo strani tako, da bo stanje v njej tako, kot bi bilo po končanem izvajanju opisanega programa (pri uporabljenih straneh vsebino v tabeli nadomestite z ustrežno vrednostjo).

Deskriptor in tabela strani:

številka okvirja (FN)	parametri	PV
31	1211	1 0

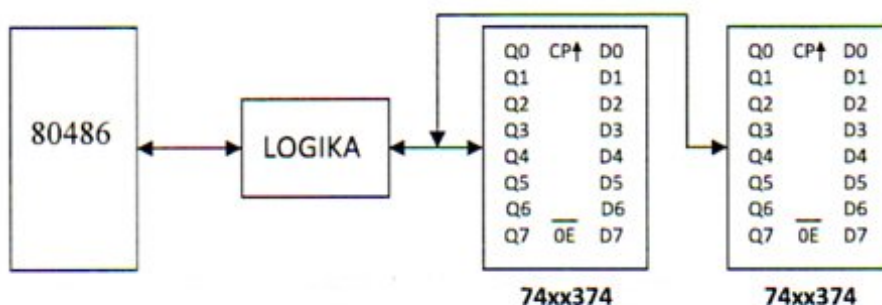
V – bit 0 (stran prisotna): 1-da / 0-ne
 P – bit 1 (veljavni bit): 1-veljavno / 0-neveljavno

naslov	vsebina
0xFFFF0000	0x00002003
0xFFFF0004	0x00006003
0xFFFF0008	0x00000000
0xFFFF000C	0x0000C003
0xFFFF0010	0x00000000
0xFFFF0014	0x0000D003
0xFFFF0018	0x00000000
...	...

2. (ARS) Imamo DDR3 SDRAM z naslednjimi lastnostmi: $t_{RCD} = 9$ ns, $t_{RAS} = 30$ ns, $t_{RP} = 9$ ns in $t_{CL} = 4$ u.p. Frekvenca ure je $f_{CLK} = 400$ MHz, uporabljamo izvorno sinhronski prenos. Določite časovno zaporedje ukazov za branje 4 zaporednih besed iz ene vrstice SDRAM-a. Upoštevajte, da je potrebno vrstico po končanem branju zapreti. Urine periode oštevilčite in rešitev zapišite tako, da bo jasno razvidno, v kateri urini periodi izstavite posamezen ukaz in v kateri urini periodi so podatki veljavni.

t_{CL} - CAS latenca (CAS latency)
 t_{RCD} - zakasnitev RAS do CAS (RAS to CAS delay)
 t_{RP} - čas zapiranja vrstice (row precharge)
 t_{RAS} - čas od odpiranja vrstice do zapisovanja vrstice (row active to precharge)

3. V sistem z mikroprocesorjem 80486 želimo dodati 16 digitalnih vhodov s pomočjo dveh vezij 74xx374 (8 bitni D flip-flop). Vezji 74xx374 želimo priključiti na V/I naslova 0x7000 in 0x7001. Vezji priključimo tako, da se podatki na vseh 8 vnosih zapišejo v 74xx374 na začetku bralnega dostopa 80486 do 74xx374 vezij. Za vpis vrednosti iz vhodov D0..D7 v 74xx374 moramo tvoriti pozitivno fronto na vnosu CP. Podatki, ki so shranjeni v 74xx374, pa so dostopni na izhodnih Q0..Q7 takrat kot je signal \overline{OE} v nizkem stanju. Ko je signal \overline{OE} v visokem stanju pa so izhodi Q0..Q7 v visokem impedančnem stanju. Narišite vso potrebno logiko. Čakalna stanja pri dostopu niso potrebna.



Točke:

TOČKE: 1 - 45, 2 ORS - 25, 2 ARS - 25, 3 - 30. Čas reševanja: 70 minut.

Rezultati za ARS II bodo objavljeni v petek 29.6.2012, ustni izpiti bodo od ponedeljka 2.7. 2012 dalje.

Rezultati za ORS bodo objavljeni v ponedeljek 2.7.2012, ustni izpiti bodo od torika 3.7. 2012 dalje.