

2.5 NAČRTOVANJE VEZIJ S KOMPONENTAMI NIZKE INTEGRACIJE

Prehod od simboličnega zapisa logične funkcije k elektronskemu vezju, ki je sposobno opravljati to logično operacijo, prinaša s seboj poleg zahteve po poznavanju standardnih komponent še vse ostale tehnične in ekonomske faktorje, kot so cena, zanesljivost, hitrost delovanja itd. Zato je nujno vedeti katere faktorje je potrebno upoštevati in predvsem kako graditi vezja, da bodo ustrezala zahtevanim kriterijem. Vezja bodo najverjetneje narejena iz standardnih integriranih vezij. Vendar ločujemo glede na razvoj integrirana vezja nizke (SSI-small scale integration), srednje (MSI) in velike (LSI) oz. zelo velike (VLSI) stopnje integracije. Uporaba komponent posamezne stopnje integracije seveda zahteva specifična pravila pri povezovanju v zelena digitalna vezja, vendar je osnova podobna. Na tem nivoju bomo obravnavali sintezo vezij, ki bodo enostavnejša in sestavljena s komponentami nizke stopnje integracije za zahtevnejša pa uporabimo komponente višje stopnje integracije. Vendar sta vsaj dva razloga, da osnovno znanje še vedno potrebujemo.

Na prvem mestu nam to znanje olajša razumevanje funkcij in načinov povezovanja komponent višjih stopenj integracije, na drugem pa omogoči medsebojno kombiniranje standardiziranih komponent višje stopnje za doseg učinkovitejše oz. zmogljivejše rešitve obsežnejšega problema.

Osnovne smernice pri konstruiranju digitalnih vezij

Cena poleg ostalih zahtev vsakega izdelka pogosto predstavlja bistveno postavko, katera je včasih celo na prvem mestu. Cena se lahko bistveno razlikuje, če vezje sestavljajo posebno izdelane komponente ali če je sestavljeno iz standardnih komponent. Glede na velikost serije, zahtevnosti funkcij, razpoložljive velikosti vezja in drugih pogojev pri izdelku, zavisi tudi način izdelave vezja. V nekaterih primerih je cenejše uporabiti namensko razvita integrirana vezja (npr. izdelki široke potrošnje), pri unikatnih izdelkih, podsklopih ali manjših serijah pa je ekonomsko bolj opravičljivo izdelati vezje iz standardnih komponent, ki so izdelane v velikih serijah, so standardizirane, lahko dobavljive (za proizvodnjo, za kasnejša popravila) in poceni. V smislu zmanjšanja in poenotenja standardnih digitalnih integriranih vezij je smiselno uporabljati NAND, NOR, XOR gradnike, kajti z njimi lahko realiziramo vse ostale funkcije. Pri prototipnih in kompleksnejših vezjih je mnogo ugodneje v ta namen uporabiti cenene mikrokontrolerje, ki jim preko programa definiramo željeno zakonitost delovanja, kljub temu pa je potrebno dobro poznavanje zakonitosti v digitalni tehniki.

Konstrukcijo digitalnega vezja lahko izvedemo na različne načine. Eni temeljijo na pretvarjanju logičnih enačb po pravilih logike ali na pretvorbi funkcijskega načrta - simbolnega vezja v realno izvedljivo digitalno vezje. Zadnja metoda je bolj pregledna in se je pogosteje poslužujemo.

Hitrost delovanja predstavlja pogostokrat pomembno zahtevo, ki ni odvisna samo od primerne izbire družine, temveč še od števila serijsko vezanih členov. V takih primerih je potrebno poseči po komponentah s čim krajšim zakasnilnim časom in poskrbeti za to, da bo število serijsko vezanih členov čim manjše. Minimizacija števila serijsko vezanih komponent je v teh primerih celo važnejša kot minimizacija celotnega števila komponent. V tem smislu je definiran pojem: nivo vezja. Vsa vrata, ki dobivajo vhodne signale izključno od zunaj, tvorijo prvi nivo digitalnega vezja. Vrata, ki dobivajo vsaj en vhodni signal iz prvega nivoja, tvorijo drugi nivo in po enakem postopku naprej. Zakasnilni čas celotnega vezja je enak kar seštevek vseh zakasnilnih časov posameznih gradnikov (npr. vrat), ki se pojavljajo na vseh nivojih vezja. Splošnih pravil za optimiranje poenostavljenih večnivojskih izvedb ni, zato se mora načrtovalec zateči k matematičnemu izračunu ali k različnim računalniškim programom, ki optimirajo vezje glede na hitrost (npr. pri načrtovanju FPGA vezij).

Obremenitvene faktorje digitalnih vezij (*Fan IN*, *Fan OUT*) je pri načrtovanju ne smemo prekoračiti, če želimo zanesljivo delovanje. Na posamezen izhod je dovoljeno priključiti le omejeno število vhodov. Zaradi lažjega računanja pa poraba posameznega vhoda in izhodna zmogljivost nista podani v obliki toka, temveč z obremenilnimi faktorji. Vhodni faktor *Fan IN* definira koliko »standardnih obremenitev« predstavlja določen vhod. Izhodni faktor *Fan OUT* pa definira koliko »standardnih obremenitev« je še lahko priključenih na ta izhod (npr. na izhod z *Fan OUT*=10 je lahko priključenih 5 vhodov z obremenilnim faktorjem 2 oz. 10 vhodov z obremenilnim faktorjem 1). Kadar to ni mogoče si pomagamo z vključitvijo ojačevalnikov (*bufferji*).