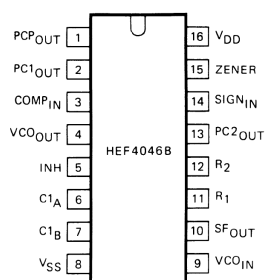


Analiza in sinteza digitalnih vezij

17. Vaja: Meritve na PLL vezju CD 4046

1. Temeljito proučite tehnične podatke integriranega vezja CD 4046, ki vsebuje fazni primerjalnik in VCO. Na prototipni plošči sestavite testno vezje (pazite na pravilno priključitev integriranega vezja CD 4046), vezje vezje priključite na stabiliziran napajalnik (8-9 V) in ga usposobite za delovanje. Na generatorju izberite TTL izhod in priključite signal na vhod PLL vezja. Z višanjem oz. nižanjem frekvence generatorja ugotovljajte sinhroniziranost PLL zanke (enaki frekvenci na instrumentih) in izmerite značilne frekvence. Pri teh frekvencah z drugim kanalom osciloskopa izmerite tudi napetostne nivoje U_{SF} . Izmerite naravno frekvenco f_0 VCO-ja. Izračunajte frekvenčni obseg VCO-ja (f_{\min} , f_0 in f_{\max}) na osnovi vrednosti upora R_1 in kondenzatorja C_1 . Frekvenco generatorja približujte naravni frekvenci f_0 z obeh strani. Velikost te frekvence odčitajte na displeju frekvenčnega generatorja, izhodno frekvenco VCO-ja pa merite s pomočjo digitalnega števca. Frekvenco generatorja spreminjate v tolikšnem obsegu, da se vrednosti frekvenc na displeju funkcijskega generatorja in digitalnega števca izenačita (PLL zanka je sklenjena oz. sinhronizirana). Pri nadaljnjem spreminjanju frekvence generatorja, fazno sklenjena zanka v nekem trenutku izpade oz. je tik pred izpadom sinhronizacije in takrat očitamo eno od mejnih vrednosti za Δf_{LOCK} ali Δf_{CAPTER} ($f_{L\text{zg}}$, $f_{L\text{sp}}$, $f_{C\text{zg}}$, $f_{C\text{sp}}$). V diagram Δf_{LOCK} in Δf_{CAPTER} vpišite vrednosti vhodne frekvence za: $f_{L\text{zg}}$, $f_{L\text{sp}}$, $f_{C\text{zg}}$, $f_{C\text{sp}}$, Δf_{LOCK} in Δf_{CAPTER} . Razmislite in poskusite ugotoviti, kaj se zgodi z frekvenco VCO-ja, če povečamo C_1 na npr. na dvojno vrednost.
2. Vezje preuredite v frekvenčni demodulator. Nastavite frekvenco generatorja v območje sinhronizacije PLL vezja in vklopite generator s preletom frekvence (potenciometa *Sweep* in *Width*). Spreminjajte frekvenčno deviacijo in pri tem opazujte žagasto napetost U_{SF} kot demodulirani signal. V primeru prekoračitve frekvenčnih omejitev opazujte izpad sinhronizacije.

Razpored priključkov CD 4046:



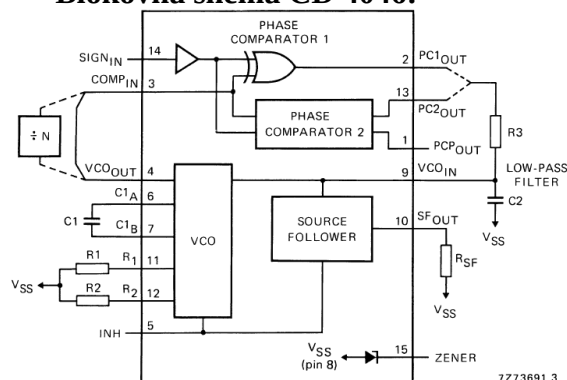
Vezalna shema

Kratek opis in nekaj osnovnih podatkov za CD 4046:

The HEF4046B is a phase-locked loop circuit that consists of a linear voltage controlled oscillator (VCO) and two different phase comparators with a common signal input amplifier and a common comparator input. A 7 V regulator (zener) diode is provided for supply voltage regulation if necessary.

- Output Drive Capability: 10 LSTTL Loads
- Low Power Consumption Characteristic of CMOS Devices
- Operating Speeds Similar to LSTTL
- Wide Operating Voltage Range: 3.0 to 6.0 [V]
- Low Input Current: 1.0 μA Maximum (except SIG IN and COMP IN)
- In Compliance with the Requirements Defined by JEDEC Standard No. 7A
- Low Quiescent Current: 80 [μA] Maximum (VCO disabled)
- High Noise Immunity Characteristic of CMOS Devices

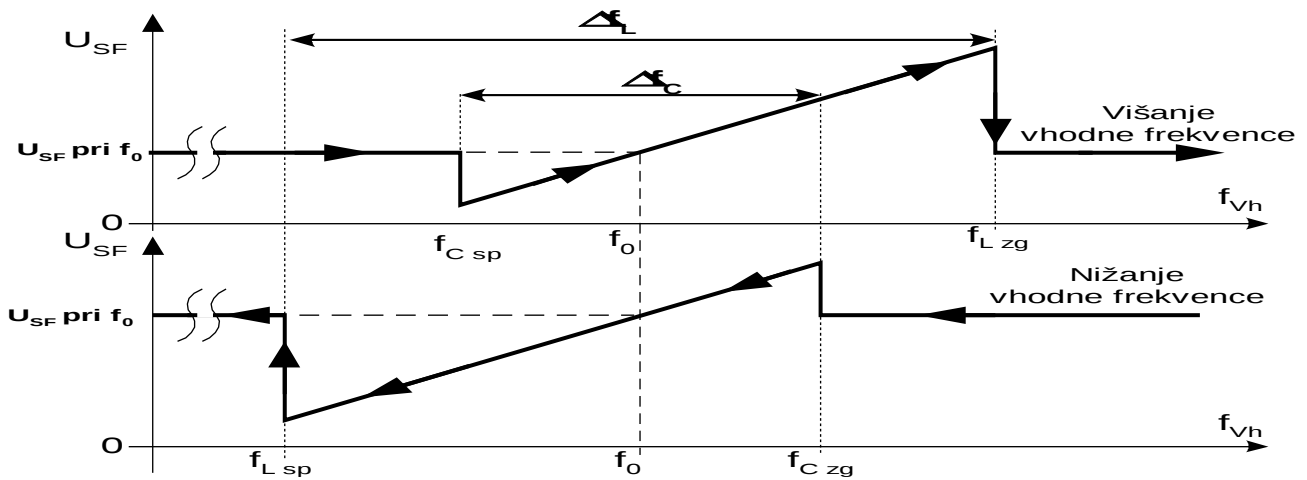
Blokovna shema CD 4046:



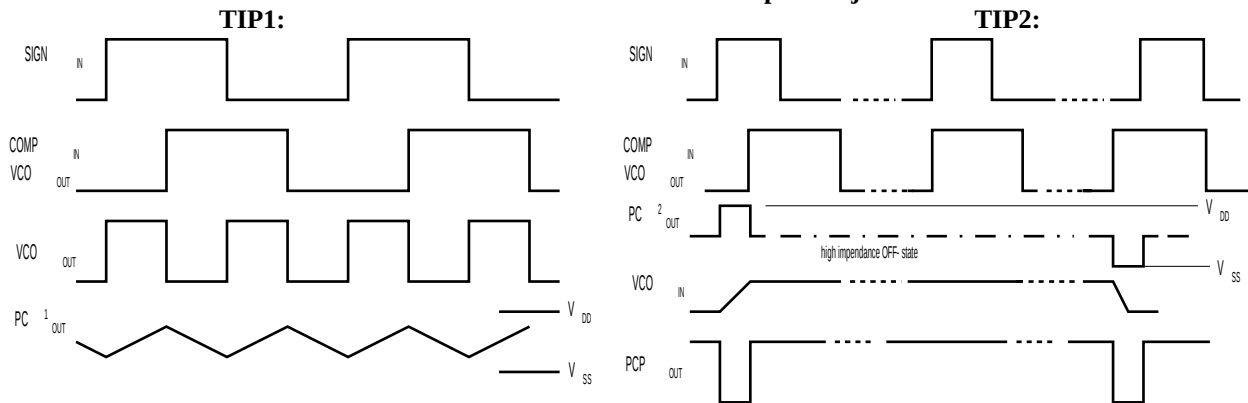
Opomba:

Napajalni filter je potreben za preprečitev, da ne bi napajalnik zanihal.

Frekvenčno napetostna karakteristika PLL vezja CD 4046



Časovne karakteristike faznih komparatorjev:



IZRAČUNI IN REZULTATI MERITEV:

Preverjanje mejnih frekvenc VCO-ja:

Pogoji:

$$10k\Omega \leq R_{X1} \leq 1M\Omega$$

$$10k\Omega \leq R_{X2} \leq 1M\Omega$$

$$100pF \leq C_1 \leq 10nF \quad R_{X1}=R_1, R_{X2}=\infty$$

$$f_{min} = \frac{1}{R_{X2}(C_1 + 32pF)} = \frac{1}{R_{X2}C_1} = \text{_____ [Hz]}$$

$$f_{max} = \frac{1}{R_{X1}(C_1 + 32pF)} + f_{min} = \text{_____ [Hz]}$$

$$f_o = \frac{f_{min} + f_{max}}{2} = \text{_____ [kHz]}$$

Izmerjene vrednosti:

a) $f_{Lzg} = \text{_____ [kHz]}$
 $f_{Lsp} = \text{_____ [kHz]} \Rightarrow \Delta f_L = f_{Lzg} - f_{Lsp} = \text{_____ [kHz]}$

b) $f_{Czg} = \text{_____ [kHz]}$
 $f_{Csp} = \text{_____ [kHz]} \Rightarrow \Delta f_C = f_{Czg} - f_{Csp} = \text{_____ [kHz]}$

$t_{\text{žage}} = \text{_____ [ms]}; \quad f_{\text{žage}} = \text{_____ [Hz]}$

Oscilogram modulacijske (demodulirane) napetosti U_s :

