

8. Vaja: Sinteza sinhronnega števca po diagramu stanj

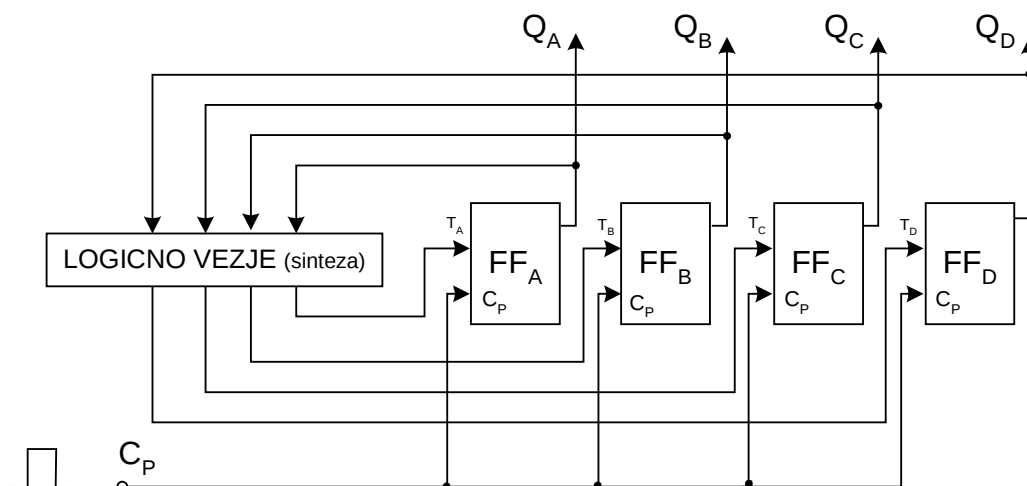
Navodila za delo:

Na podlagi diagrama stanj in na podlagi izbranih flip-flop-ov (FF) naredite sintezo sinhronnega števca in preizkusite njegovo delovanje s pomočjo simulacije vezja v EWB programu. Pri izbiri flip-flop-ov bodite pozorni na aktiven prehod prožilnih impulzov (iz 0 → 1 oz. 1 → 0), kar morate upoštevati pri sintezi vezja. Na podlagi diagrama stanj **narišite še časovne digrame** za C_p , sinhronne vhode in izhode Q posameznih flip-flop-ov za vsa stanja, ki jih števec zavzame. Poročilo naj obsega **kompletno sintezo** vključno z vzbujevalno tabelo flip-flop-ov in postopkom minimizacije logičnega vezja.

Števec naj bo skonstruiran tako, da bo štel v binarnem 8421 kodu in v sledečem zaporedju: $0 \rightarrow 12 \rightarrow 10 \rightarrow 8 \rightarrow 6 \rightarrow 4 \rightarrow 2 \rightarrow 0 \rightarrow 12 \rightarrow \dots$

To ponazarja tudi sledeči **diagram stanj**:

Blokovna shema:



Sinteza vezja obsega sledeči vrstni red postopkov

- izbira FF (flip-flop-a),
- vzbujevalna tabela FF,
- vzbujevalna tabela za števec (sekvenčno vezje),
- logične enačbe za sinhronne vhode FF
- minimiziranje logičnih enačb (Veitchev diagram),
- logično vezje na podlagi logičnih enačb,
- povezava FF z logičnim vezjem,



- preizkus števca na enakem simuliranem vezju s programom EWB5.

• Vzbujevalna tabela števca (primer FF tipa T):

št.	interval »n«				interval »n+1«				interval »n«			
	Q _D	Q _C	Q _B	Q _A	Q _D	Q _C	Q _B	Q _A	T _D	T _C	T _B	T _A
0	0	0	0	0	1	1	0	0	1	1	0	0
1	0	0	0	1	x	x	x	x	x	x	x	x
2	0	0	1	0	0	0	0	0				
3	0	0	1	1								
4												
5												
6												
7												
8												
9												
10												
11												
12												
13												
14												
15	1	1	1	1								

Karakteristična tabela za T FF:

T	Q _{n+1}
0	Q _n
1	/Q _n

Vzbujevalna tabela za T FF:

Q _n	Q _{n+1}	T
0	0	0
0	1	1
1	0	1
1	1	0

Logične enačbe krmilnih funkcij za FF

T_A= _____T_B= _____T_C= _____T_D= _____

Minimizacija logičnih enačb in pretvorbe

T_A=T_B=T_C=T_D=

Simbolno vezje

Logično vezje in simulacija delovanja v EWB

Časovni diagram:

